

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-260767

(43)Date of publication of application : 22.09.2000

(51)Int.Cl.

H01L 21/318

H01L 29/78

(21)Application number : 11-063455

(71)Applicant : TOKYO ELECTRON LTD

(22)Date of filing : 10.03.1999

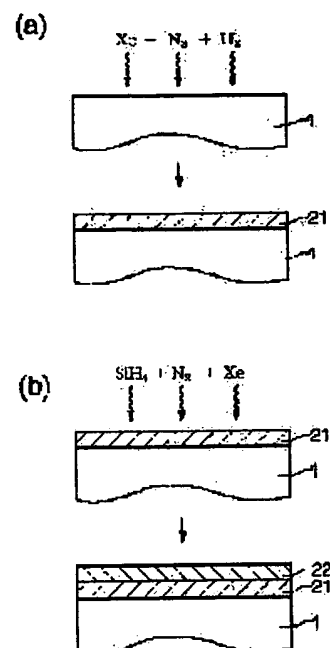
(72)Inventor : HONGO TOSHIKI

(54) MANUFACTURE OF SEMICONDUCTOR DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To manufacture a semiconductor device with an insulation film which is satisfactory in electrical characteristics and whose film formation rate is high.

SOLUTION: A gate insulating film is formed by laminating a first SiN film 21 of good electrical characteristics and a second SiN film 22, whose film formation rate is higher than that of the first SiN film 21. That is, at first, a first gas which contains rare gas and N and H, and does not contain Si and whose rare gas content is 50% or more and 99% or less is formed into a high-frequency plasma. The surface of a silicon substrate 1 is nitrified by the plasma, and the first SiN film 21 is formed. Then, a second gas whose rare gas content is 50% or more and 99% or less is formed into a high-frequency plasma, and the second SiN film 22 is formed in the surface of the first SiN film 21 by the plasma.



LEGAL STATUS

[Date of request for examination]

23.02.2006

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-260767

(P2000-260767A)

(43) 公開日 平成12年9月22日 (2000.9.22)

(51) Int.Cl.⁷

識別記号

F I

テームコード* (参考)

H 0 1 L 21/318
29/78H 0 1 L 21/318
29/78M 5 F 0 4 0
3 0 1 G 5 F 0 5 8

審査請求 未請求 請求項の数 5 O L (全 8 頁)

(21) 出願番号 特願平11-63455

(22) 出願日 平成11年3月10日 (1999.3.10)

(71) 出願人 000219967

東京エレクトロン株式会社

東京都港区赤坂5丁目3番6号

(72) 発明者 本郷 俊明

東京都港区赤坂五丁目3番6号 東京エレクトロン株式会社内

(74) 代理人 100091513

弁理士 井上 俊夫

Fターム (参考) 5F040 DC01 ED01 ED03 ED05 EK01

FC00

5F058 BA01 BD01 BD04 BD10 BD15

BF07 BF23 BF29 BF30 BF54

BF55 BF60 BF62 BF63 BF64

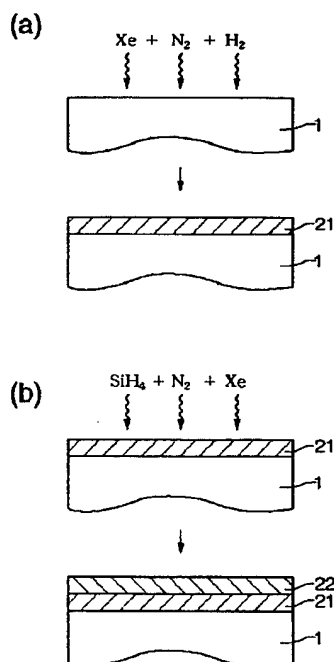
BF65 BF73 BF74 BJ01 BJ10

(54) 【発明の名称】 半導体装置の製造方法

(57) 【要約】

【課題】 電気的特性が良好で、成膜速度の大きい絶縁膜を備えた半導体装置を製造すること。

【解決手段】 電気的特性の良い第1のSiN膜21と、第1のSiN膜21よりも成膜速度の大きい第2のSiN膜22とを積層してゲート絶縁膜2を形成する。つまり先ず希ガスとNとHを含み、Siを含まないガスであって、希ガスの含有量が50%以上99%以下の第1のガスを高周波プラズマ化し、このプラズマによりシリコン基板1の表面を窒化して第1のSiN膜21を形成する。次いで希ガスとNとSiを含み、希ガスの含有量が50%以上99%以下の第2のガスを高周波プラズマ化し、このプラズマにより第1のSiN膜21の表面に第2のSiN膜22を形成する。



【特許請求の範囲】

【請求項1】 希ガスと窒素と水素又は希ガスとアンモニアとを含み、シリコンを含まないガスであって、希ガスの含有量が50%以上99%以下のガスをプラズマ化し、このプラズマによりシリコン基板の表面を窒化して第1のシリコン窒化膜を形成する工程と、

次いで希ガスと窒素とシリコンとを含み、希ガスの含有量が50%以上99%以下のガスをプラズマ化し、このプラズマにより第1のシリコン窒化膜の表面に、第1のシリコン窒化膜よりも成膜速度の大きい第2のシリコン窒化膜を形成する工程と、を含むことを特徴とする半導体装置の製造方法。

【請求項2】 希ガスと酸素とを含み、シリコンを含まないガスであって、希ガスの含有量が50%以上99%以下のガスをプラズマ化し、このプラズマによりシリコン基板の表面を酸化してシリコン酸化膜を形成する工程と、

次いで希ガスと窒素とシリコンとを含み、希ガスの含有量が50%以上99%以下のガスをプラズマ化し、このプラズマにより前記シリコン酸化膜の表面にシリコン窒化膜を形成する工程と、を含むことを特徴とする半導体装置の製造方法。

【請求項3】 シリコン基板の表面を酸化してシリコン酸化膜を形成する工程と、

次いで希ガスと窒素とシリコンとを含み、希ガスの含有量が50%以上99%以下のガスをプラズマ化して、このプラズマにより前記シリコン酸化膜の表面にシリコン窒化膜を形成する工程と、を含むことを特徴とする半導体装置の製造方法。

【請求項4】 シリコン基板の表面にシリコン酸窒化膜を形成する工程と、

次いで希ガスと窒素とシリコンとを含み、希ガスの含有量が50%以上99%以下のガスをプラズマ化し、このプラズマにより前記シリコン酸窒化膜の表面にシリコン窒化膜を形成する工程と、を含むことを特徴とする半導体装置の製造方法。

【請求項5】 300MHz以上2500MHz以下の高周波電力を用いてプラズマを発生させ、このプラズマによりガスをプラズマ化する工程を含むことを特徴とする請求項1、2、3または4記載の半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、シリコン基板の表面に絶縁膜例えばゲート絶縁膜を備えた半導体装置の製造方法に関する。

【0002】

【従来の技術】 シリコン半導体装置において、従来ゲート絶縁膜としてはシリコン酸化膜(SiO₂膜)が用いられている。しかしながらSiO₂膜を現在用いられて

いる膜厚である60オングストロームよりも薄くしようとすると、40オングストロームが限界であり、これ以上薄膜化するとリーク電流が大きくなり消費電力が大きくなって実用に適さない。

【0003】そこで40オングストローム程度に薄膜化してもリーク電流が大きくなりシリコン窒化膜(SiN膜)をゲート絶縁膜に使用することが検討されている。例えば特開平5-36899号及び特開平9-50996号には、熱窒化による窒化シリコン膜と気相成長法による窒化シリコン膜とを積層して用いる例が提案されており、特開平5-36899号の例では、多結晶シリコンを所定形状にパターニングして電極を形成し、次いでアニール装置を用いて850℃、60秒の急速熱窒化を行い、電極の表面に膜厚数nm程度の熱窒化による窒化シリコン膜を形成し、この窒化シリコン膜の表面に減圧気相成長法による窒化シリコン膜を4nm程度堆積している。

【0004】また特開平6-61470号には、シリコン酸窒化膜を用いる例が提案されており、この例ではシリコン酸化膜をNH₃雰囲気中で900~1000℃で10分~1時間程度アニールすることによりシリコン酸窒化膜を形成している。

【0005】さらに特開平10-178159号には、シリコン酸窒化膜、シリコン窒化膜、シリコン酸窒化膜からなる三層膜を用いる例が提案されている。この例ではシリコン酸窒化膜は減圧CVD装置にてモノシランと亜酸化窒素により、約50Pa、700~850℃の成膜条件で高温シリコン酸化膜を形成し、次いで700~850℃で亜酸化窒素を導入して、高温シリコン酸化膜をシリコン酸窒化膜に変化させ、シリコン窒化膜は減圧CVD装置にてジクロルシラン、アンモニアにより700~850℃で形成されている。

【0006】

【発明が解決しようとする課題】 しかしながら熱窒化による窒化シリコン膜は、ダングリングボンド(未結合種)が多く、電気特性が悪いという問題がある。また減圧気相成長法による窒化シリコン膜(シリコン窒化膜)も電気特性が悪いという問題があり、さらにシリコン酸窒化膜は形成に時間がかかるという問題がある。

【0007】そこで本発明者らは高密度プラズマを使用し、アルゴンガスと窒素ガスと水素ガスとの混合ガスをプラズマ化し、このプラズマでシリコン基板表面を窒化してSiN膜を形成することを検討しているが、この手法は電気的特性が優れたSiN膜が得られるものの、SiN膜の成膜速度が小さいという欠点がある。

【0008】本発明はこのような事情の下になされたものであり、その目的は、電気的特性に優れ、成膜速度の大きい絶縁膜を備えた半導体装置を製造する方法を提供することにある。

【0009】

【課題を解決するための手段】このため本発明の半導体装置の製造方法は、希ガスと窒素と水素又は希ガスとアンモニアとを含み、シリコンを含まないガスであって、希ガスの含有量が50%以上99%以下のガスをプラズマ化し、このプラズマによりシリコン基板の表面を窒化して第1のシリコン窒化膜を形成する工程と、次いで希ガスと窒素とシリコンとを含み、希ガスの含有量が50%以上99%以下のガスをプラズマ化し、このプラズマにより第1のシリコン窒化膜の表面に、第1のシリコン窒化膜よりも成膜速度の大きい第2のシリコン窒化膜を形成する工程と、を含むことを特徴とする。この際プラズマは300MHz以上2500MHz以下の高周波電力を用いて発生させることが望ましい。

【0010】また本発明の半導体装置の製造方法では、シリコン基板の界面に形成される絶縁膜をシリコン酸化膜とし、このシリコン酸化膜を、希ガスと酸素とを含み、シリコンを含まないガスであって、希ガスの含有量が50%以上99%以下のガスをプラズマ化し、このプラズマによりシリコン基板の表面を酸化して形成するようにしてもよいし、シリコン基板の表面を酸化して形成してもよい。さらにシリコン基板の界面に形成される絶縁膜をシリコン酸化膜としてもよい。

【0011】

【発明の詳細な説明】先ず本発明方法によって製造される半導体装置の構造の一例について、絶縁膜としてゲート絶縁膜を備えた半導体装置を例にして図1により説明する。図中1はシリコン基板、11はフィールド酸化膜、2はゲート絶縁膜であって、13はゲート電極である。本発明はゲート絶縁膜2に特徴があり、このゲート絶縁膜2は、図1(b)に示すように、シリコン基板1との界面に形成され、電気的特性の良い絶縁膜よりなる例えば20オングストローム程度の厚さの第1の膜21と、第1の層21の上面に形成され、第1の膜21より成膜速度の大きい絶縁膜よりなる例えば20オングストローム程度の厚さの第2の膜22とにより構成されている。

【0012】この例では電気的特性の良い第1の膜21は、希ガスと窒素(N)と水素(H)とを含み、シリコン(Si)を含まないガスであって、希ガスの含有量が50%以上99%以下の第1のガスをプラズマ化し、このプラズマによりシリコン基板1の表面を窒化して形成された第1のシリコン窒化膜(以下「SiN膜」という)よりなる。また第1の膜21よりも成膜速度の大きい第2の膜22は、希ガスとNとSiを含み、希ガスの含有量が50%以上99%以下のガスをプラズマ化し、このプラズマにより形成された第2のSiN膜よりなる。

【0013】続いてこのようなゲート絶縁膜2の形成方法について説明する。図2はゲート絶縁膜2の成膜に用いられるプラズマ成膜装置であり、3は例えばアルミニ

ウムにより形成された真空容器である。この真空容器3の上面には、基板例えばウエハWよりも大きい開口部30が形成されており、この開口部30を塞ぐように例えば窒化アルミ等の誘電体により構成された扁平な円筒形状のガス供給室4が設けられている。このガス供給室4の下面には多数のガス供給孔41が形成されており、ガス供給室41に導入されたガスが当該ガス供給孔41を介して真空容器3内にシャワー状に供給されるようになっている。

【0014】ガス供給室4の外側には、例えば銅により形成された多孔スロット電極50を介して、高周波電源部をなし、例えば2.45GHzのマイクロ波を発生するマイクロ波電源部51に接続された導波路5が設けられている。この導波路5は多孔スロット電極50に下縁が接続された扁平な円形導波管5Aと、この円形導波管5Aの上面に一端側が接続された円筒形導波管5Bと、この円筒形導波管5Bの上面に接続された同軸導波変換器5Cと、この同軸導波変換器5Cの側面に直角に一端側が接続され、他端側がマイクロ波電源部51に接続された矩形導波管5Dとを組み合わせる構成されている。

【0015】ここで本発明ではUHFとマイクロ波とを含めて高周波領域と呼んでおり、高周波電源部より供給される高周波電力は300MHz以上のUHFや1GHz以上のマイクロ波を含む、300MHz以上2500MHz以下のものとし、これらの高周波電力により発生されるプラズマを高周波プラズマ呼ぶものとする。

【0016】前記前記円筒形導波管5Bの内部には、導電性材料よりなる軸部52が、一端側が多孔スロット電極50の上面のほぼ中央に接続し、他端側が円筒形導波管5Bの上面に接続するように同軸状に設けられており、これにより当該導波管5Bは同軸導波管として構成されている。

【0017】前記多孔スロット電極50は、前記開口部30よりも大きい円板に、マイクロ波を透過するための多数のスロット50aを同心円上に形成して構成されており、スロット50aの長さや配列間隔は、マイクロ波電源部51より発生したマイクロ波の波長に応じて決定されている。

【0018】真空容器3の上部側の側壁には例えばその周方向に沿って均等に配置した16か所の位置にガス供給管42が設けられており、このガス供給管42から希ガス及びNを含むガスが真空容器3のプラズマ領域P近傍にムラなく均等に供給されるようになっている。

【0019】また真空容器3内には、ガス供給室4と対向するようにウエハWの載置台31が設けられている。この載置台31には図示しない温調部が内蔵されており、これにより当該載置台31は熱板として作用するように構成されている。さらに真空容器3の底部には排気管32の一端側が接続されており、この排気管32の他端側は真空ポンプ33に接続されている。

【0020】次に上述の装置を用いてウエハW上にゲート絶縁膜2よりなる絶縁膜を形成する方法について説明する。先ず真空容器3の側壁に設けた図示しないゲートバルブを開いて図示しない搬送アームにより、例えばシリコン基板1表面にフィールド酸化膜11が形成されたウエハWを載置台31上に載置する。

【0021】続いてゲートバルブを閉じて内部を密閉した後、真空ポンプ33により排気管32を介して内部雰囲気を排気して所定の真空度まで真空引きし、所定の圧力に維持する。一方マイクロ波電源部51より例えば2.45GHz、3kWのマイクロ波を発生させ、このマイクロ波を導波路5により案内して多孔スロット電極50及びガス供給室4を介して真空容器3内に導入し、これにより真空容器3内の上部側のプラズマ領域Pにて高周波プラズマを発生させる。

【0022】ここでマイクロ波は矩形導波管5D内を矩形モードで伝送し、同軸導波変換器5Cにて矩形モードから円形モードに変換され、円形モードで円筒形同軸導波管5Bを伝送し、さらに円形導波管5Aにて拡げられた状態で伝送していき、多孔スロット電極50のスロット50aより放射され、ガス供給室4を透過して真空容器3内に導入される。この際マイクロ波を用いているので高密度のプラズマが発生し、またマイクロ波を多孔スロット電極50の多数のスロット50aから放射しているためプラズマが高密度なものとなる。

【0023】そして載置台31の温度を調節してウエハWを例えば400℃に加熱しながら、ガス供給管42より第1のガスであるXeガスと、N₂ガスと、H₂ガスとを、夫々500sccm、25sccm、15sccmの流量で導入して第1の工程を実施する。この工程では、導入されたガスは真空容器3にて発生したプラズマ流により活性化（プラズマ化）され、このプラズマにより図3（a）に示すように、シリコン基板1の表面が窒化されて第1のSiN膜21が形成される。こうしてこの窒化処理を例えば2分行い、20オングストロームの厚さの第1のSiN膜21を形成する。

【0024】次いでマイクロ波電源部51よりの例えば2.45GHz、200Wのマイクロ波を導入し、真空容器3内にてプラズマを発生させると共に、ウエハ温度が例えば400℃、プロセス圧力が例えば50mTorr～1Torrの状態、真空容器3内に第2のガスを導入して第2の工程を実施する。つまりガス供給室4よりSiを含むガス例えばSiH₄ガスを例えば15sccmの流量で導入すると共に、ガス供給管42よりXeガスと、N₂ガスとを、夫々500sccm、20sccmの流量で導入する。

【0025】この工程では、導入された第2のガスは真空容器3にて発生したプラズマ流によりプラズマ化され、このプラズマにより図3（b）に示すように、第1のSiN膜21の表面に第2のSiN膜22が形成され

る。このSiN膜22は成膜速度が例えば20オングストローム/分であるので、この成膜処理を例えば1分行い、20オングストロームの厚さの第2のSiN膜22を形成する。このようにしてトータル3分間で40オングストロームの厚さのゲート絶縁膜2を形成する。上述の第1の工程では、上述のプロセス成膜装置にて高密度のプラズマを発生させ、このプラズマにより希ガスとNとHとを含み、Siを含まないガスであって、希ガスの含有量が50%以上99%以下である第1のガスをプラズマ化し、これにより例えば300～400℃の温度に加熱されたシリコン基板1の表面を窒化して第1のSiN膜21を形成しているので、電気的特性の良好な第1のSiN膜21を得ることができる。

【0026】ここで絶縁膜の電気的特性は欠陥の数で決定され、欠陥数が少ない程電気的特性は良好であるが、上述の方法にて形成される第1のSiN膜21の欠陥の数は7×10¹⁰個/cm²程度であって、1×10¹²個/cm²程度の数の欠陥がある熱窒化膜に比べて少ないので、電気的特性は良好であるといえる。

【0027】このように上述の方法により形成された第1のSiN膜21の電気的特性が良好である理由は次のように考えられる。先ず第1のガスは、希ガスとNとHとを含み、Siを含まないガスであるが、希ガスを導入することにより、界面順位密度などの欠陥の発生が抑えられるためと推察される。この際後述の実験で明らかのように、希ガスの含有量が50%よりも少ないと欠陥数が多くなる。また100%とすると成膜ができなくなるが、99%以下であれば成膜速度は小さくなるものの膜質を悪化させることなく成膜を行うことができるので、50%以上99%以下とすることが望ましい。またHを含むガスを導入することにより、ダングリングボンドを減少させることができ、これにより欠陥の発生が抑えられるので、より電気的特性が良好になると考えられる。

【0028】さらに例えばICP（Inductive Coupled Plasma）などと呼ばれている、ドーム状の容器に巻かれたコイルにより電界及び磁界を与えてプラズマを生成させる方法により発生されたプラズマに第1のガスをプラズマ化した場合には、得られるSiN膜の欠陥数が多くなったことから、上述のプラズマ成膜装置にて、既述のように高密度のプラズマを発生させ、このプラズマにより第1のガスをプラズマ化することにより、電気的特性を向上させることができると考えられる。

【0029】上述の第2の工程では、上述のプロセス成膜装置にて高密度のプラズマを発生させ、このプラズマにより希ガスとNとSiを含む第2のガスのプラズマにより第2のSiN膜22を形成しているので、第1のSiN膜21よりも成膜速度の大きい第2のSiN膜22を得ることができる。

【0030】このように成膜速度が大きくなるのは、S

iを含むガス例えばSiH₄などのシラン系のガスを導入しているためであるが、同時に希ガスを導入しているのは、成膜速度が速くなり過ぎると膜厚の制御が困難になるので、シラン系ガスの濃度を低くするためである。ここで不活性ガスの量は、多過ぎると成膜速度が小さくなり、少な過ぎると膜の欠陥数が多くなるので50%以上99%以下とすることが望ましい。

【0031】また上述のプロセスでは第2のSiN膜22の成膜の際に、マイクロ波の電力を200Wと第1のSiN膜21を形成する場合(3kW)よりも小さくしているが、このようにするのはSiH₄の分解により生成したH₂が外側に広がっていき、このH₂により外側の領域では中央領域よりもSiの濃度が低くなって、この結果SiN膜22の膜質の均一性が悪くなってしまうので、これを防止するためにマイクロ波の電力を小さくしてSiH₄の過度の分解を抑えているからである。

【0032】さらに上述のプロセスでは、第1の工程と第2の工程とを同じプラズマ成膜装置を用いて行っているので、第1の工程と第2の工程とを連続して行うことができ、これによりスループットを向上させることができる。また上述のプラズマ成膜装置は電子温度が低いので、この装置を用いて第1のSiN膜21や第2のSiN膜22を形成することにより、シリコン基板1に与えるダメージを小さくすることができる。

【0033】ところで上述の方法で形成される第2のSiN膜22は1×10¹¹個/cm²程度の欠陥があり、第1のSiN膜21よりも電気的特性が悪いが、電気的に良好な特性が必要な部分はSiN膜がシリコン基板に接している部分であって、必ずしも膜全体に亘って電気的に良好であることが必要ではないので、このような第2のSiN膜22をシリコン基板1との界面より上層に形成する場合には、ゲート絶縁膜2の電気的特性に影響は与えない。

【0034】このように上述のプロセスでは、ゲート絶縁膜2を、電気的特性の良い第1のSiN膜21と、第1のSiN膜21よりも成膜速度の大きい第2のSiN膜22とを積層して形成したので、電気的特性の良好な絶縁膜を短い成膜時間で形成することができる。

【0035】具体的には、例えば上述の第1の工程のプロセスのように、Xeガス/N₂ガス/H₂ガス=500sccm/25sccm/15sccmの第1のガスによるシリコン基板1の窒化処理を行うと、図4に示すように、最初の2分間で2nm(20オングストローム)のSiN膜が形成でき、処理の初期には大きな速度で形成できるものの、膜厚が2nmを越えると形成速度が小さくなっていき、4nmの窒化膜が必要な場合、処理時間に約20分かかってしまう。一方第2の工程のプロセスのように、SiH₄ガス/N₂ガス/Xeガス=15sccm/20sccm/500sccmの第2の

ガスをプラズマ化してSiN膜を形成すると、毎分2nmの速度で成膜を行うことができる。

【0036】従って4nmの膜厚のシリコン窒化膜が必要な場合には、図5に示すように、第1のガスによる窒化処理を2分間行って、シリコン基板1との界面に第1のSiN膜21を2nm形成し、次いで第2のガスによる成膜処理を1分間行って、第1のSiN膜22の上へ2nmの厚さの第2のSiN膜22を形成することにより、結果として膜厚4nmのSiN膜を3分間で形成することができる。

【0037】またこうして上述のプロセスにて得られたゲート絶縁膜2についてキャパシタンスとゲート電圧との関係を測定したところ、図6に示す電気的特性が得られ、膜厚が4nmと薄い場合であっても、従来用いられていたSiO₂膜と電気的に同等であることが認められた。

【0038】さらに上述のプラズマ成膜装置にて、第1のガスとして、ArガスとN₂ガスとH₂ガスを90:7:3の割合で混合したガス(Ar/N₂/H₂=450sccm/35sccm/15sccm)を用いて、ウエハ温度400℃、プロセス圧力50mTorr~1Torrの下、マイクロ波電源部51から2.45GHz、3kWのマイクロ波電力を導入して上述と同様に第1の工程を行って、20オングストロームの厚さの第1のSiN膜21を形成し、次いで第2のガスとして、SiH₄ガスとN₂ガスとArガスを3:4:90の割合で混合したガス(SiH₄/N₂/Ar=15sccm/20sccm/450sccm)を用いて、ウエハ温度400℃、プロセス圧力50mTorrの下、マイクロ波電源部から2.45GHz、200Wのマイクロ波電力を導入して第2の工程を行い、20オングストロームの厚さの第2のSiN膜23を形成したところ、トータルの成膜時間は4分であった。また得られた絶縁膜について電気的特性を測定したところ、膜厚が40オングストロームと薄い場合であっても電気的に良好であり、ゲート絶縁膜に適していることが認められた。

【0039】続いて第1のガスの不活性ガスの割合の最適化を図るために行った実験例について説明する。第1のガスとしてXeガスとN₂ガスとH₂ガスとを用い、上述のプラズマ成膜装置にて、ウエハ温度400℃、プロセス圧力50mTorr~1Torrの下、マイクロ波電源部51から2.45GHz、3kWのマイクロ波電力を導入して20オングストロームの厚さの第1のSiN膜21を形成した。この際N₂ガスとH₂ガスの流量を5:2の割合として、Xeガスの量を30%~99%の範囲で変えて第1のSiN膜21を形成し、その欠陥の数をCV測定法により測定し、その数に応じて電気的特性を評価した。この結果を図7に示すが、電気的特性は○、△、×の三段階で評価した。

【0040】この結果Xeガスが50%~99%の場合には、欠陥数は 7×10^{10} 個/cm²程度であって電気的特性が良好であるが、40%以下の場合には欠陥数が多くなり、電気的特性が悪化することが確認された。

【0041】以上において第1のガスに含まれる希ガスとしては、Xe以外にヘリウム(He)、ネオン(Ne)、アルゴン(Ar)、クリプトン(Kr)等を用いることができ、第1のガスとして希ガスとNH₃とを含むガスを用いてもよい。また第2のガスとしては、希ガスとNとSiを含むガスが用いられるが、Siを含むガスとしてはSiH₄以外にSi₂H₆を用いてもよい。

【0042】また上述のプラズマ成膜装置では、2.45GHzのマイクロ波を使用する例について説明したが、本発明では例えば500MHzのUHFを用いてプラズマを発生させるようにしてもよく、この場合には周波数に合せて多孔スロット電極のスロットを長穴に設定する。

【0043】次に本発明の他の例について説明する。この例は絶縁膜の第1の膜21をSiO₂膜により形成したものであり、このSiO₂膜は例えば上述のプラズマ成膜装置にて、希ガスと酸素(O)とを含み、Siを含まないガスであって、希ガスの含有量が50%以上99%以下のガスのプラズマにより、シリコン基板1の表面をプラズマ酸化することにより形成される。

【0044】具体的には希ガスとOを含み、Siを含まないガスであって、希ガスの含有量が50%以上99%以下のガスとして、ArガスとO₂ガスの混合ガスを用い、これらのガスをArガス/O₂ガス=500sccm/15sccmの流量で導入して、ウエハ温度430℃、プロセス圧力50mTorr~1Torrの下、マイクロ波電源部から2.45GHz、3kWのマイクロ波電力を導入して、ArガスとO₂ガスをプラズマ化し、このプラズマによりシリコン基板1の表面を2分間酸化処理して例えば20オングストロームの厚さのSiO₂膜を形成する。そして得られたSiO₂膜の上に上述と同様のプロセスで第2のSi₃N₄膜22を例えば20オングストローム形成することにより絶縁膜を形成する。

【0045】このプロセスでは例えばトータル3分間で40オングストロームの絶縁膜を成膜することができ、またシリコンのプラズマ酸化により形成されたSiO₂膜は、欠陥の数が 7×10^{10} 個/cm²と少ないので電気的特性が良好である。ここで不活性ガスの含有量は50%以上99%以下であることが望ましいが、これは50%よりも少なくなると界面順位密度が増加するからである。

【0046】実際に上述のプロセスで絶縁膜を形成し、キャパシタンスとゲート電圧との関係を測定したところ良好な結果が得られ、ゲート絶縁膜として適していることが認められた。これにより第1の膜21としてSiO

2膜を用いてトータルの膜厚が40オングストロームと薄い絶縁膜を形成する場合であっても、SiO₂膜の上に第2の膜22を積層することによってリーク電流が小さくなることが理解される。

【0047】また希ガスとOを含み、Siを含まないガスとしては、希ガスとオゾン(O₃)との組み合わせや、希ガスと水蒸気(H₂O)との組み合わせを用いるようにしてもよい。

【0048】次に本発明のさらに他の例について説明する。この例は絶縁膜の第1の膜21をシリコンの熱酸化により形成されたSiO₂膜により形成したものであり、このSiO₂膜は例えば急速熱酸化プロセスにより、シリコンウエハを850℃程度に加熱し、水蒸気雰囲気に晒すことにより形成される。

【0049】このような第1の膜21を例えば5分間で20オングストローム形成し、この上に上述と同様のプロセスで第2のSi₃N₄膜22を例えば20オングストローム形成することにより絶縁膜を形成すると、例えばトータル6分間で40オングストロームの絶縁膜を成膜することができる。またシリコンの熱酸化により形成されたSiO₂膜は、欠陥の数が 5×10^{10} 個/cm²と少ないので電気的特性が非常に良好である。実際に上述のプロセスで絶縁膜を形成し、キャパシタンスとゲート電圧との関係を測定したところ良好な結果が得られ、ゲート絶縁膜として適していることが認められた。

【0050】次に本発明のさらにまた他の例について説明する。この例は絶縁膜の第1の膜21をシリコン酸窒化膜により形成したものであり、このシリコン酸窒化膜は例えばSiO₂膜をNO雰囲気中でアニールすることにより形成される。具体的には、20オングストロームの厚みのシリコン酸化膜を持つシリコンウエハを850℃に加熱し、NOガスに晒すことにより熱窒化膜を形成する。

【0051】このプロセスにより、シリコン基板1の表面に10分間で例えば20オングストロームの厚さのシリコン酸窒化膜を形成し、この上に上述と同様のプロセスで第2のSi₃N₄膜22を例えば20オングストローム形成することにより40オングストロームの絶縁膜を形成する。

【0052】このプロセスでは例えばトータル11分間で絶縁膜を形成することができ、また上述のプロセスで形成されたシリコン酸窒化膜は、欠陥の数が 5×10^{10} 個/cm²程度であって電気的特性が良好である。実際に上述のプロセスで絶縁膜を形成し、キャパシタンスとゲート電圧との関係を測定したところ良好な結果が得られ、この絶縁膜がゲート絶縁膜として適していることが認められた。

【0053】

【発明の効果】以上のように本発明によれば、電気的特性の良い第1の膜と成膜速度の大きい第2の膜とを積層

して絶縁膜を形成しているの、電気的特性のよい絶縁膜を短時間で形成することができる。

【図面の簡単な説明】

【図1】本発明方法によって製造される半導体装置の構造の一例を示す断面図である。

【図2】本発明方法を実施するためのプラズマ成膜装置の一例を示す断面図である。

【図3】本発明方法を用いて半導体装置を製造する場合の工程図を説明する。

【図4】処理時間と膜厚との関係を示す特性図である。

【図5】処理時間と膜厚との関係を示す特性図である。

【図6】キャパシタンスとゲート電圧との関係を示す特性図である。

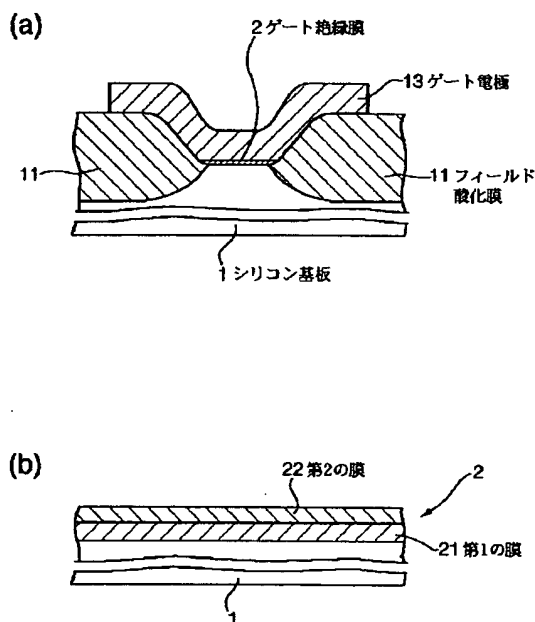
【図7】Xeガスの量と電気的特性との関係を示す特性

図である。

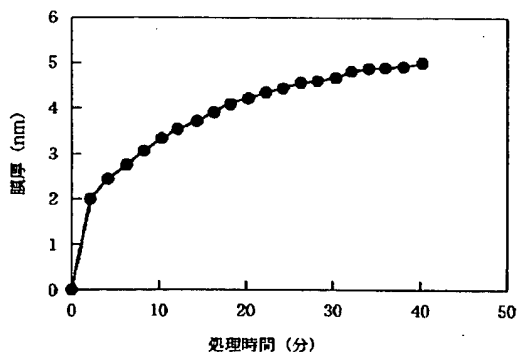
【符号の説明】

- | | |
|----|------------|
| 1 | シリコン基板 |
| 2 | ゲート絶縁膜 |
| 21 | 第1の膜 |
| 22 | 第2の膜 |
| 4 | ガス供給室 |
| 42 | ガス供給管 |
| 5 | 導波路 |
| 51 | マイクロ波電源部 |
| 50 | 多孔スロットアンテナ |
| W | 半導体ウエハ |
| P | プラズマ領域 |

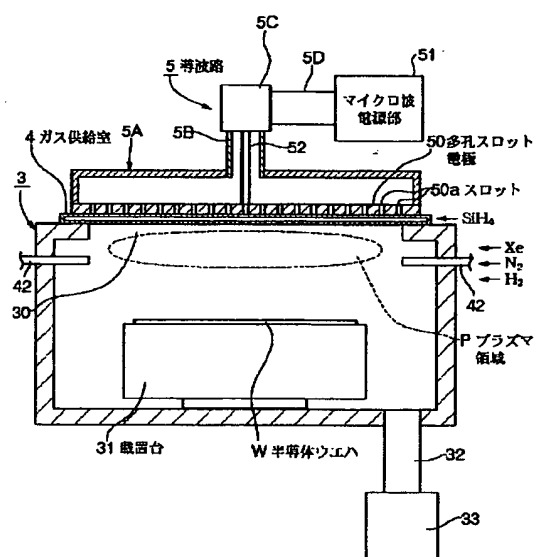
【図1】



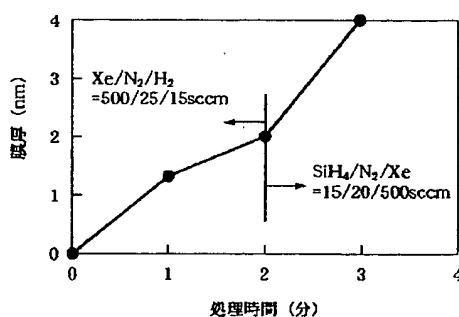
【図4】



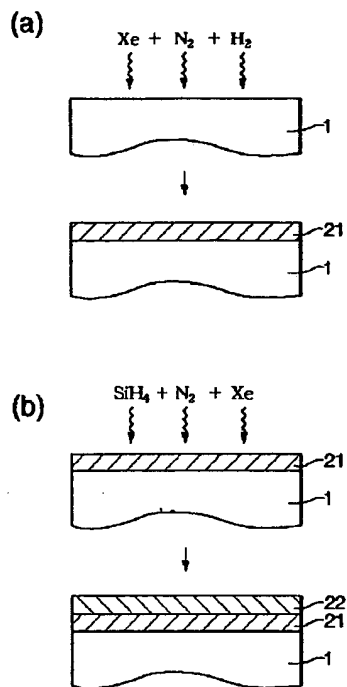
【図2】



【図5】



【図3】



【図7】

Xeガスの量(%)	電気的特性
30	×
40	△
50	○
60	○
70	○
80	○
90	○
95	○
99	○

【図6】

